

科目代码: 836 科目名称: 模拟电子技术基础

适合专业: 控制理论与控制工程, 检测技术与自动化装置, 系统工程, 模式识别与智能系

统, 电子信息

总 8 页 第 1 页

注意: 考生须使用报考点提供的答题纸。所有试题答案必须标明题号, 按序写在答题纸上, 写在本试卷上或草稿纸上者一律不给分。

以下是试题内容:

一、简答题 (共 5 题, 25 分)

1.1 电路如图 1.1, T1 和 T2 特性一致, 其低频跨导为 g_m 。T3 和 T4 特性对称。场效应管漏极和源极之间的动态电阻分别为 r_{ds1} , r_{ds2} , r_{ds3} 和 r_{ds4} 。写出电路差模电压增益的表达式。(本题 5 分)

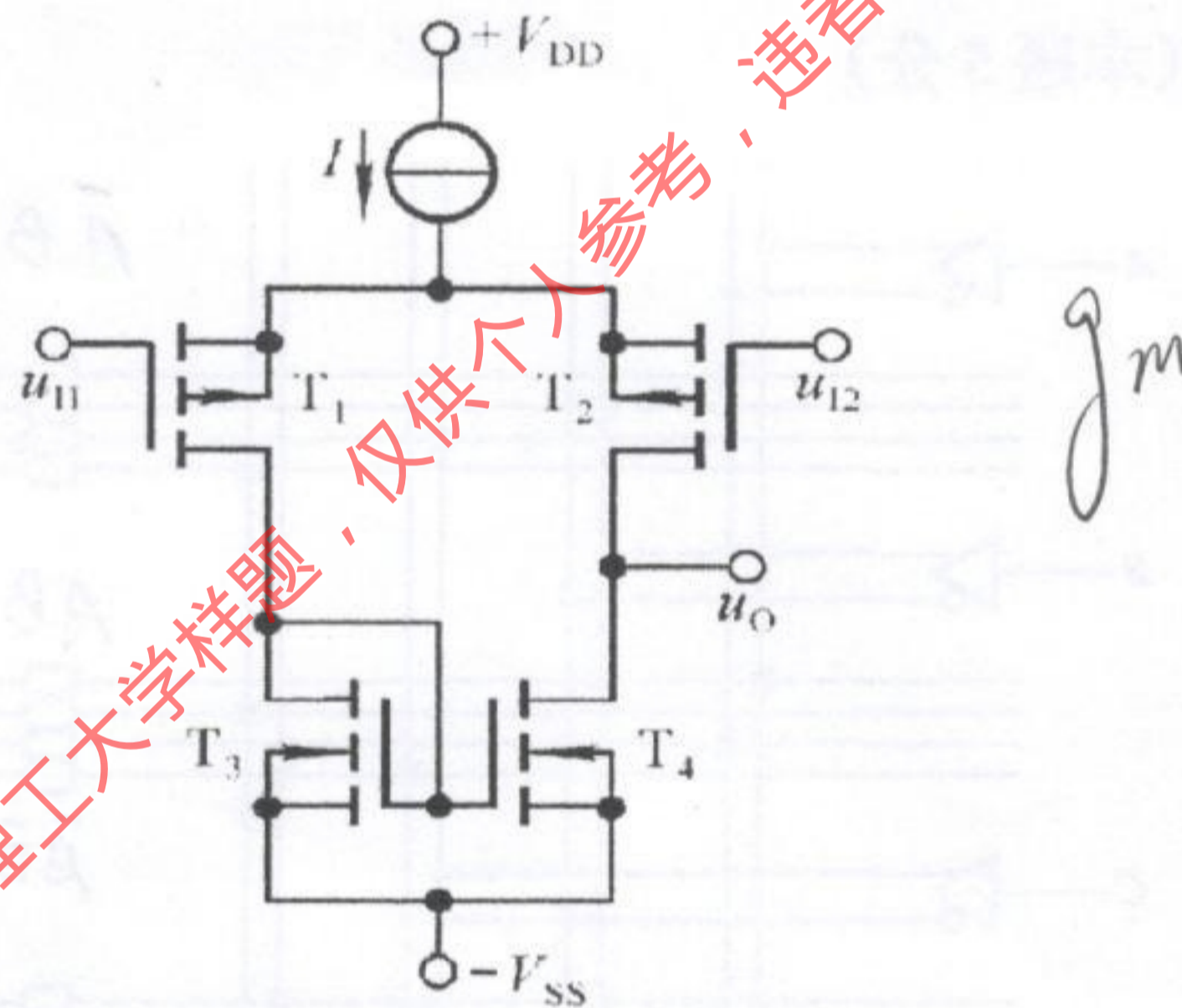


图 1.1

1.2 电路如图 1.2 所示, 稳压二极管的 $U_Z = 4.5V$ 。(本题 5 分)

- 1) 当 $u_i = 3V$ 时, u_o 为多少?
- 2) 当 $u_i = 5\sin \omega t$ (V) 时, 画出 u_o 的波形。

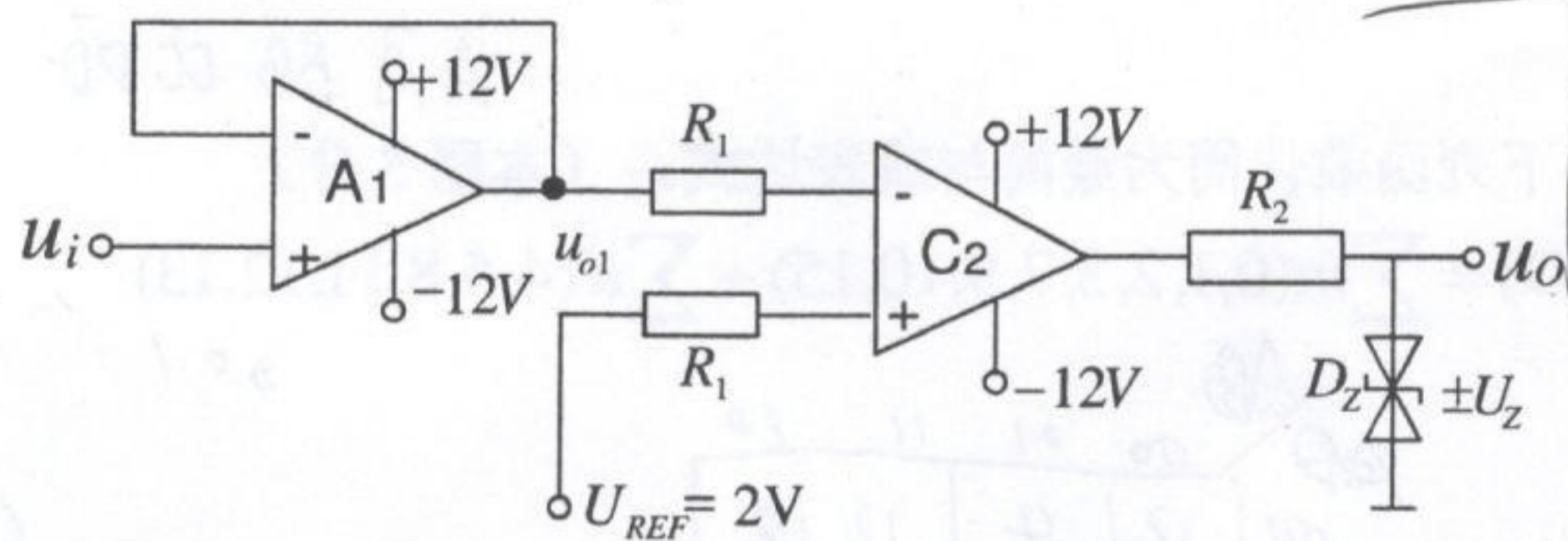


图 1.2

1.3 CMOS 电路如图 1.3 所示, 填写真值表并画出逻辑符号。(本题 5 分)

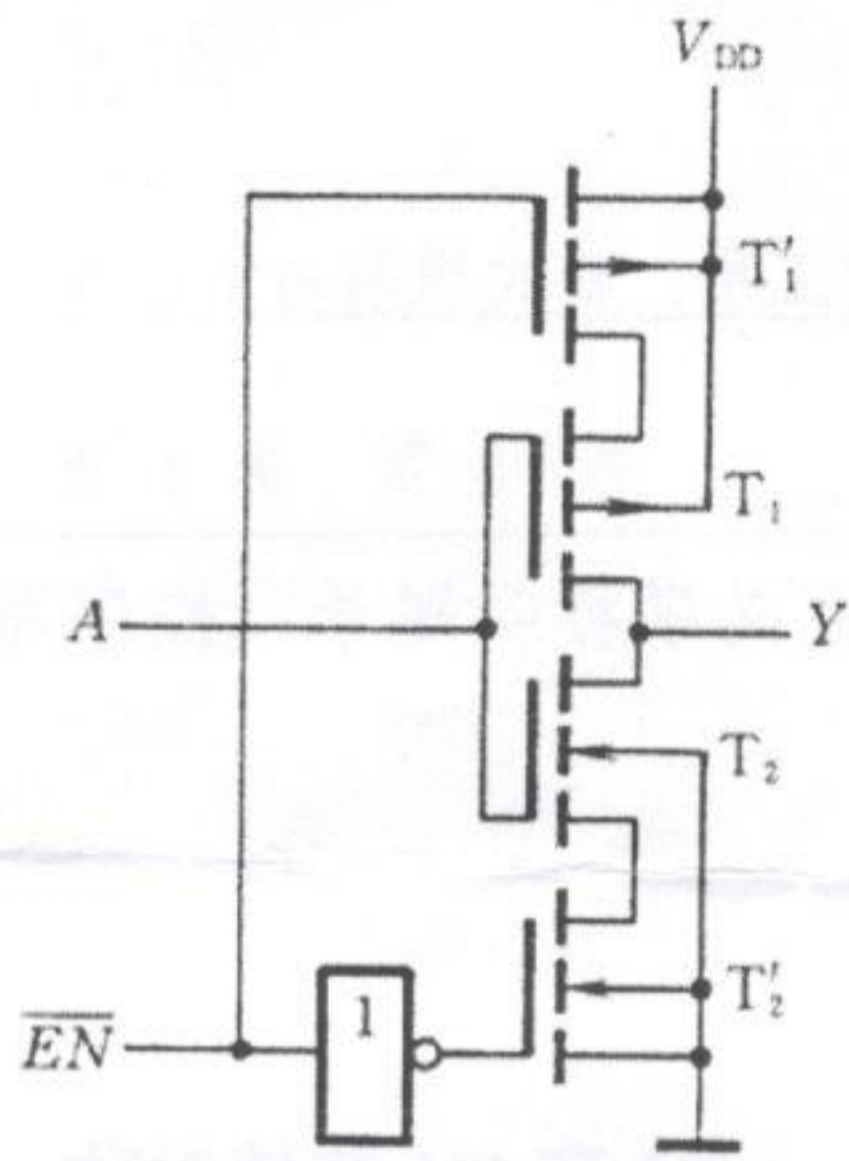


图 1.3

输入		输出
\overline{EN}	A	Y
0	0	
0	1	
1	×	

1.4 分析图 1.4 的与-或逻辑阵列, 分别写出 Y_1 、 Y_2 、 Y_3 与 A、B、C、D 之间的逻辑函数式。(本题 5 分)

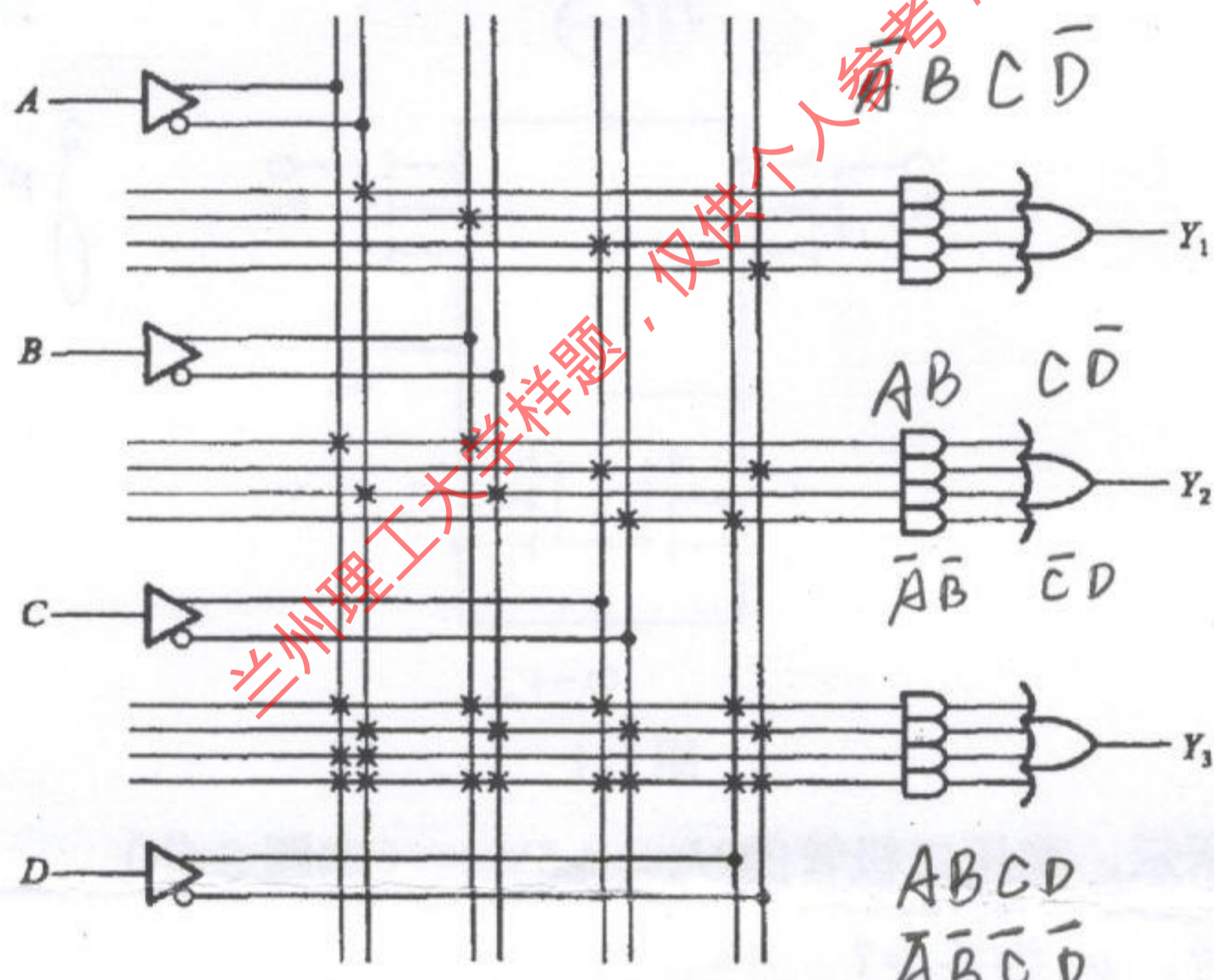
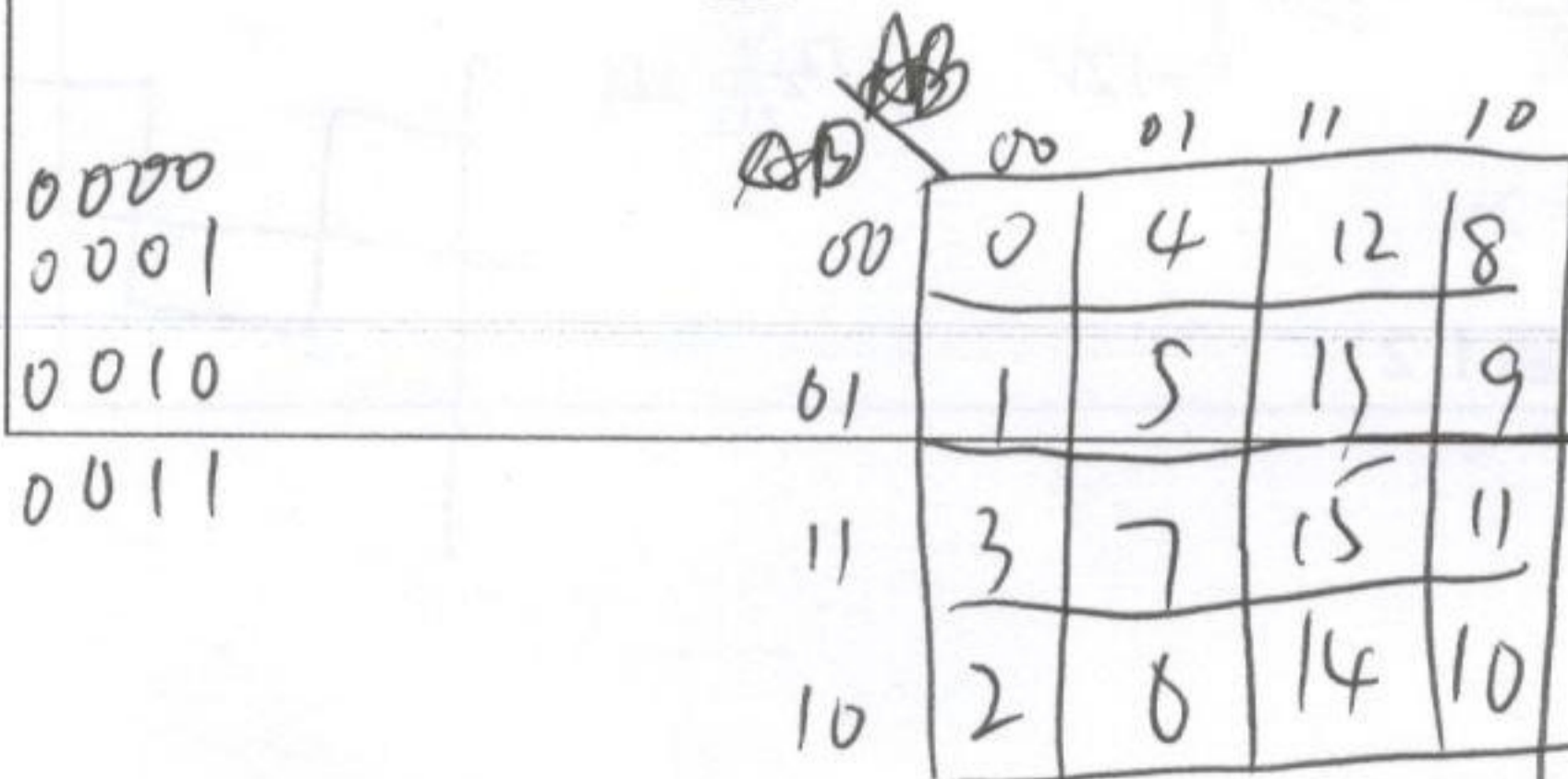


图 1.4

1.5 用卡诺图将下列函数化简为最简与或表达式。(本题 5 分)

$$F(A, B, C, D) = \sum m(0,1,2,3,7,9,10,15) + \sum d(4,5,8,11,12,13)$$



8421

$$\overline{B} + CD + \overline{A}\overline{B} + A\overline{B}$$

二、分析题 (共 7 题, 共计 80 分)

2.1 电路如图 2.1 所示, 二极管导通电压 $U_D=0.7V$, 常温下 $U_T \approx 26mV$ 。 u_i 为有效值 $10mV$ 的交流正弦波, 电容 C 对交流信号可视为短路。求二极管中流过的交流电流有效值。(本题 10 分)

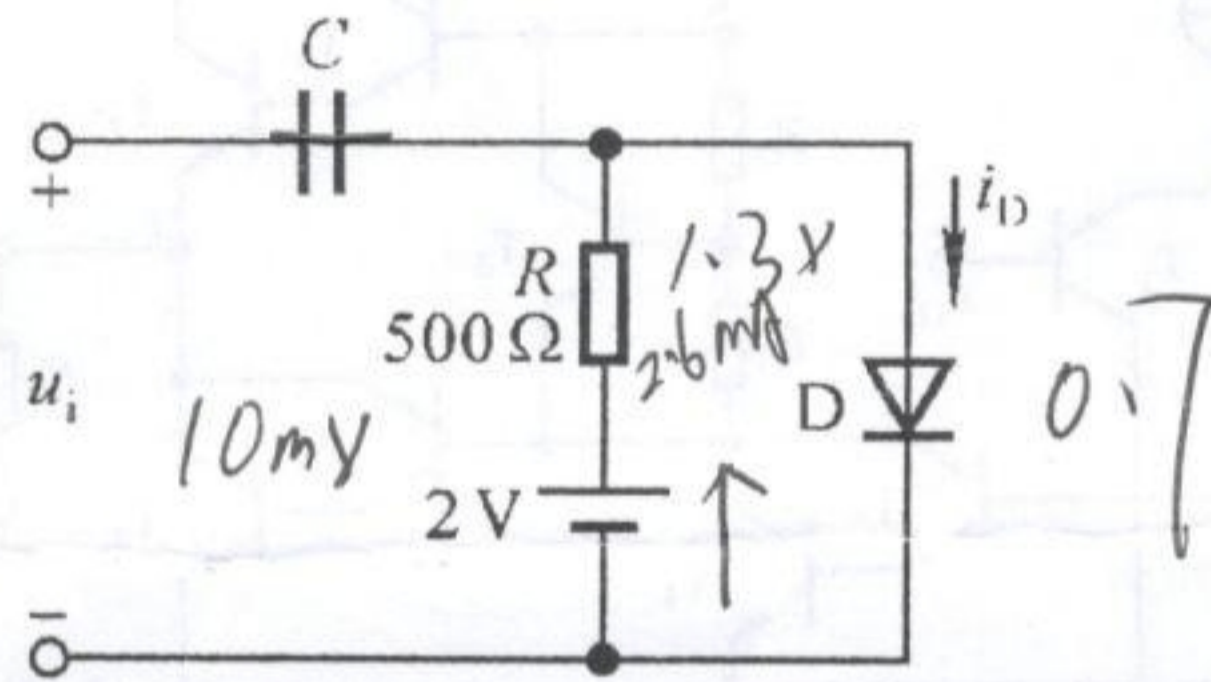


图 2.1

2.2 电路如图 2.2 所示。(本题 10 分)

- 1) 写出反馈系数的表达式;
- 2) 如果是深度负反馈, 求闭环电压增益的近似表达式。

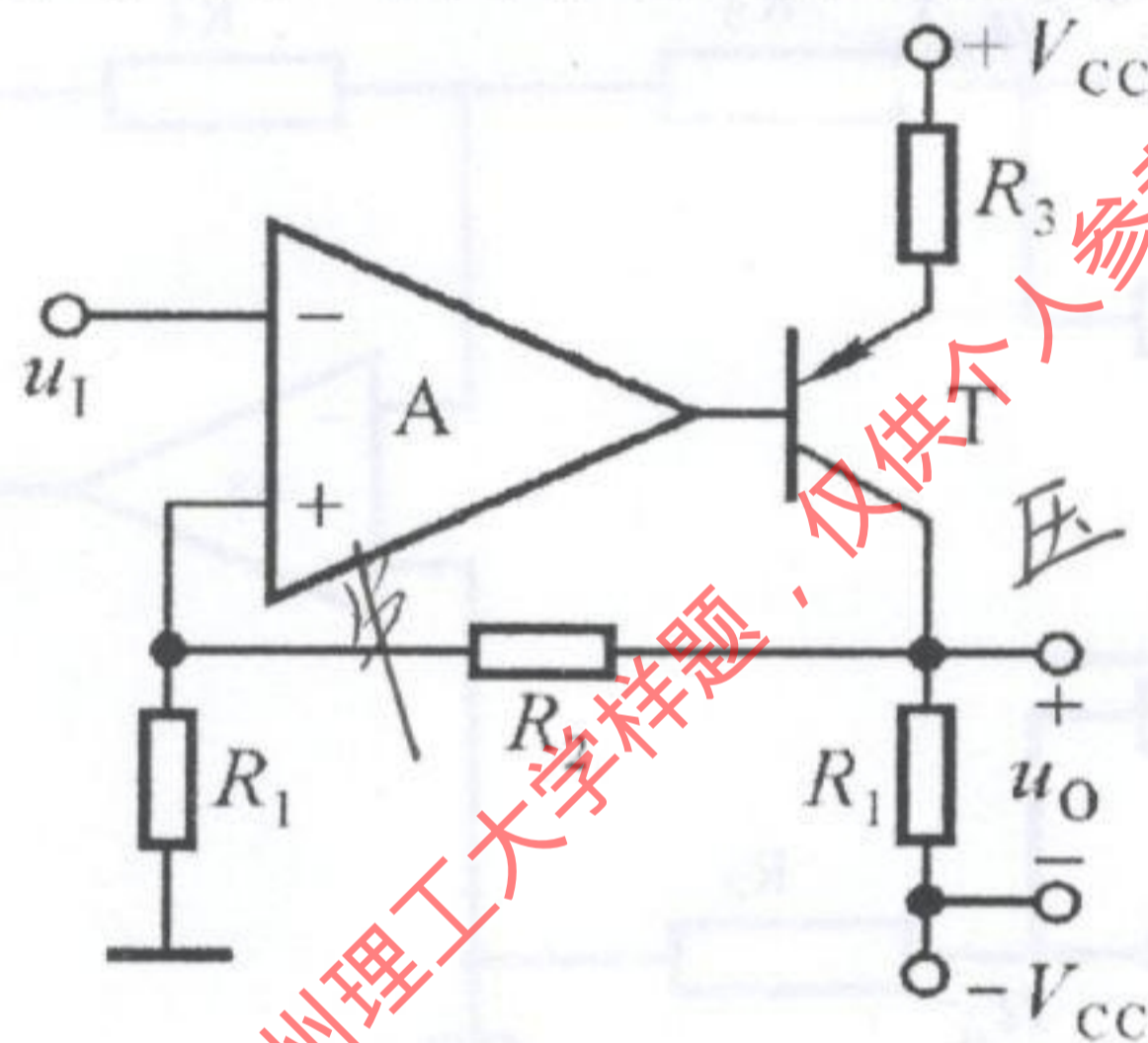


图 2.2

2.3 图 2.3 所示稳压电路中 $U_{CE} \geq 3V$ 时电路才能正常工作, 若 $U_o = 24V$ 。求 R_3 的最小值和 U_i 的最小值。(本题 10 分)

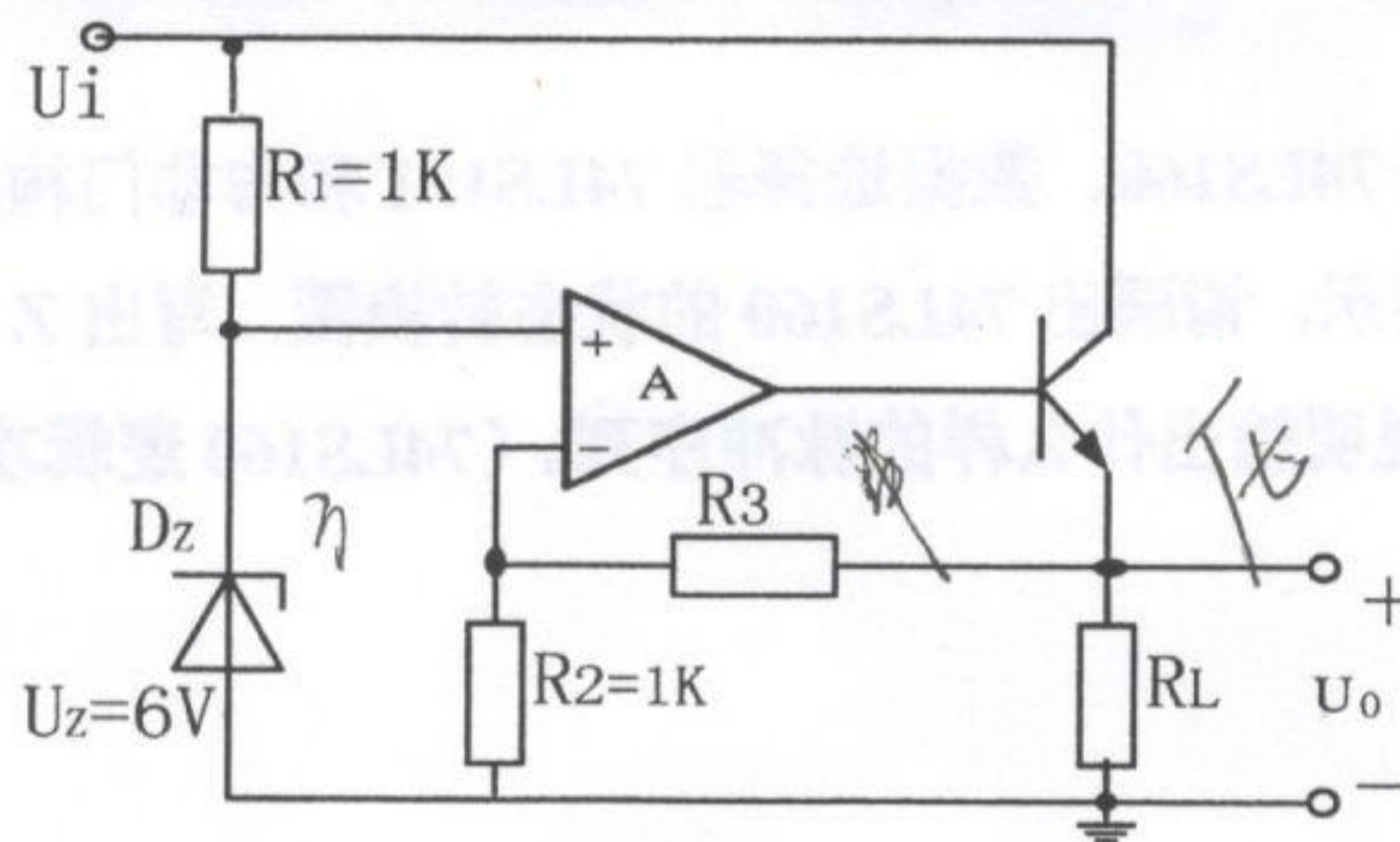


图 2.3

2.4 放大电路如图 2.4 所示, 请分析电路并解答下列问题: (本题 10 分)

- 1) 分析电流源 I_1 和 I_2 在电路中的作用。 *源 双极电路*
- 2) 分析电阻 R_2 和 R_3 在电路中的作用。

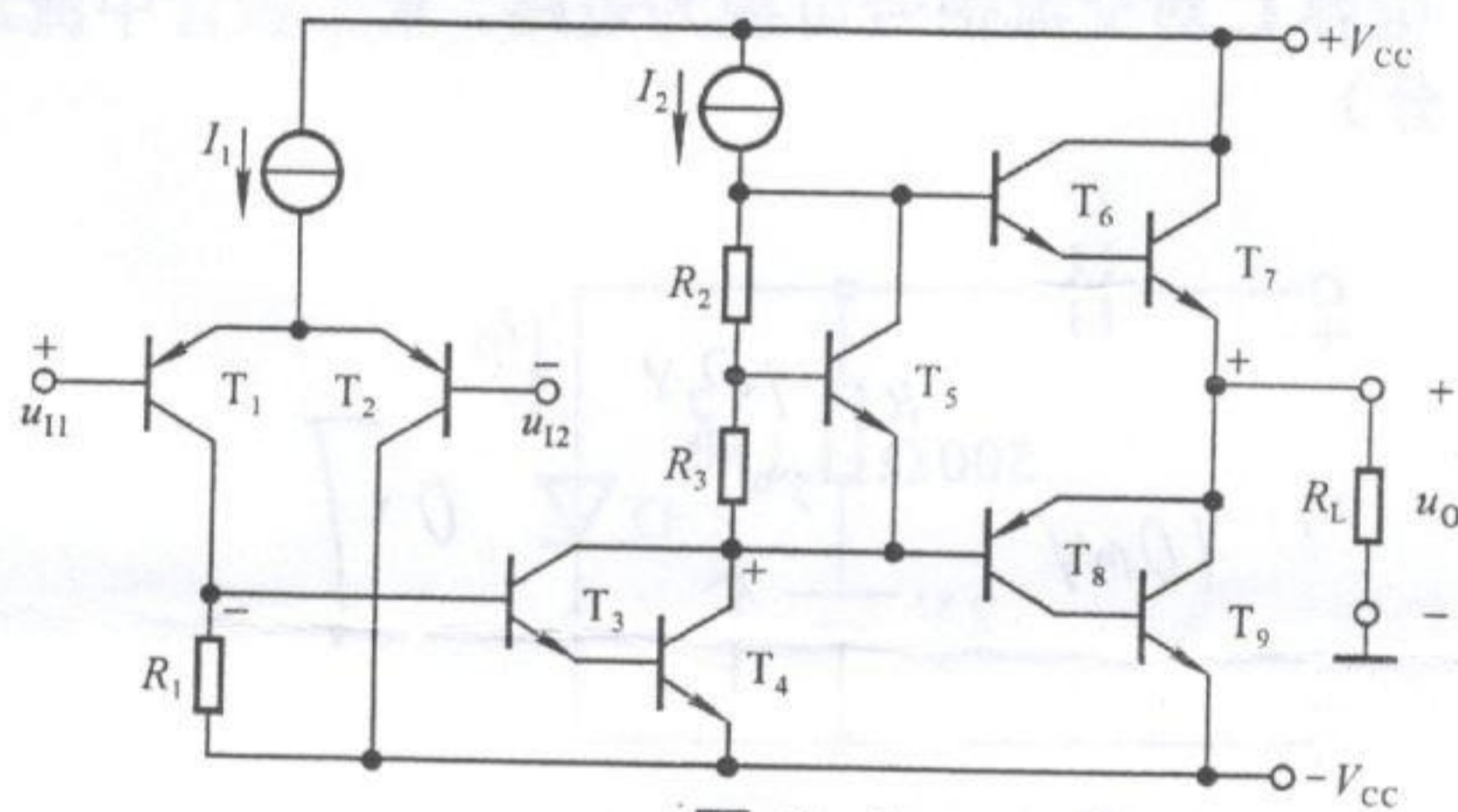


图 2.4

2.5 具有高输入电阻, 低输出电阻的高灵敏度运算放大器如图 2.5, 求电路的输入输出关系, 并分析如何改变放大电路的增益。设其中的运算放大器均为理想。(本题 10 分)

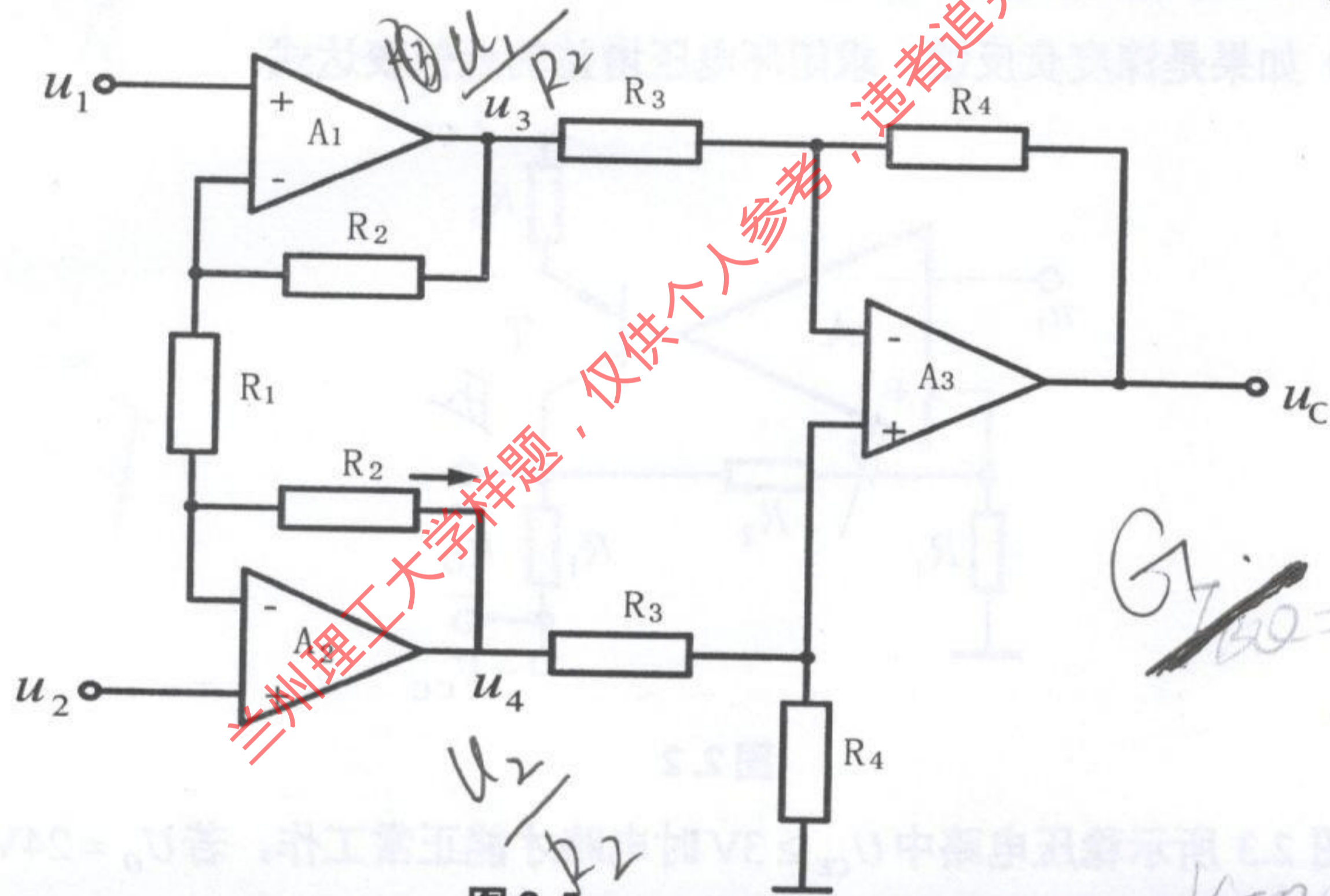


图 2.5

2.6 由同步十进制计数器 74LS160、数据选择器 74LS151 和与非门构成的序列脉冲发生器电路如图 2.6 所示, 请画出 74LS160 的状态转换图, 写出 Z 与 $Q_3Q_2Q_1Q_0$ 之间的逻辑表达式并说明输出什么样的脉冲序列。(74LS160 逻辑功能表参见附录) (本题 15 分)

$\bar{Q}_3 \bar{Q}_2 \bar{Q}_1 \bar{Q}_0$

$V_{BE} = \frac{V_{CC} - V_{BE}}{R_1 + R_2}$
 $I_{CE} = I_{CC} = \frac{V_{CC} - V_{BE}}{R_2}$

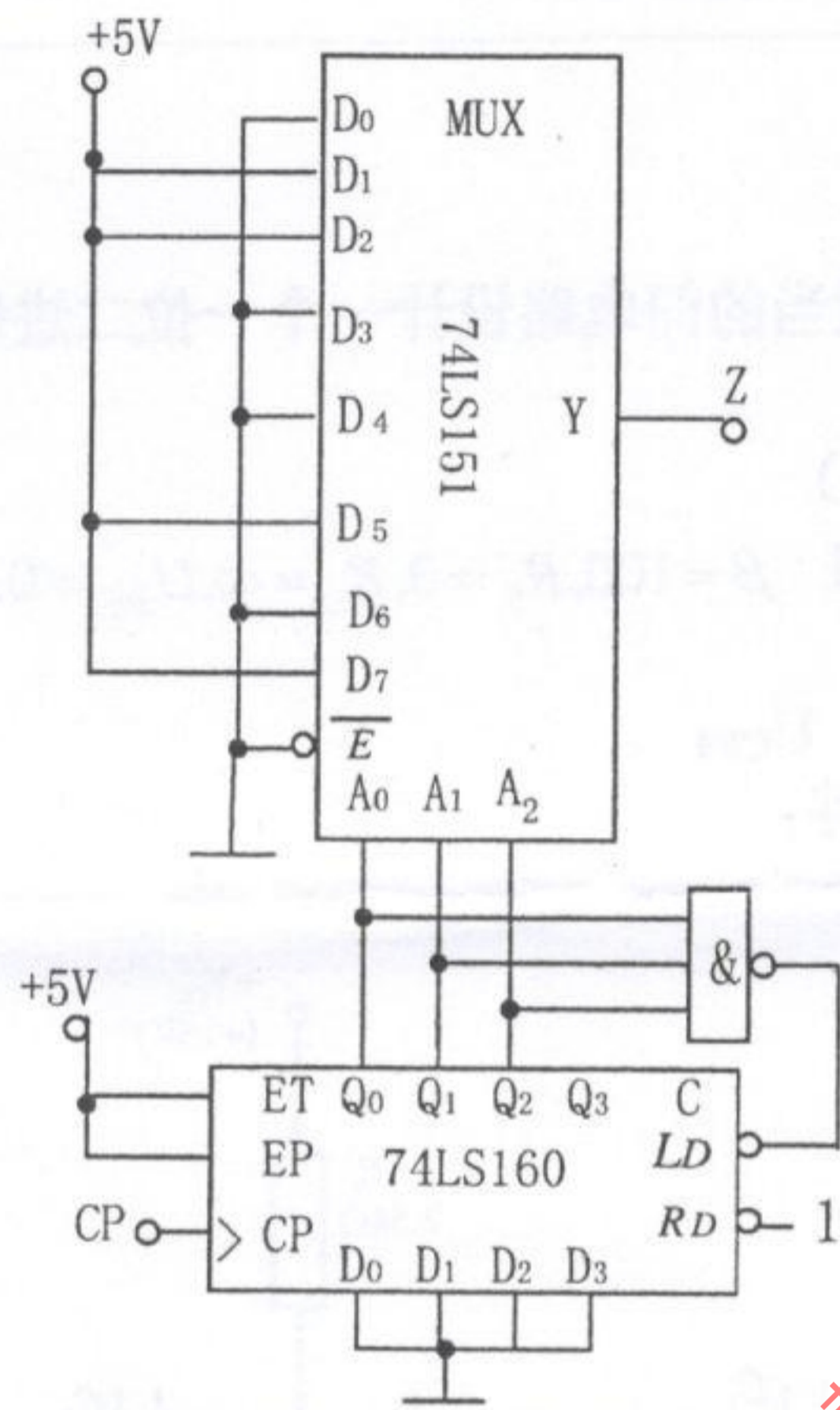


图 2.6

2.7 分析图 2.7 所示时序逻辑电路，设触发器 Q 的初态为零。

- 1) 写出状态方程、输出方程;
- 2) 画出 Q 状态转换图;
- 3) 在输入 X 信号作用下，分别画出触发器的 Q 端和输出 F 的波形。

(本题 15 分)

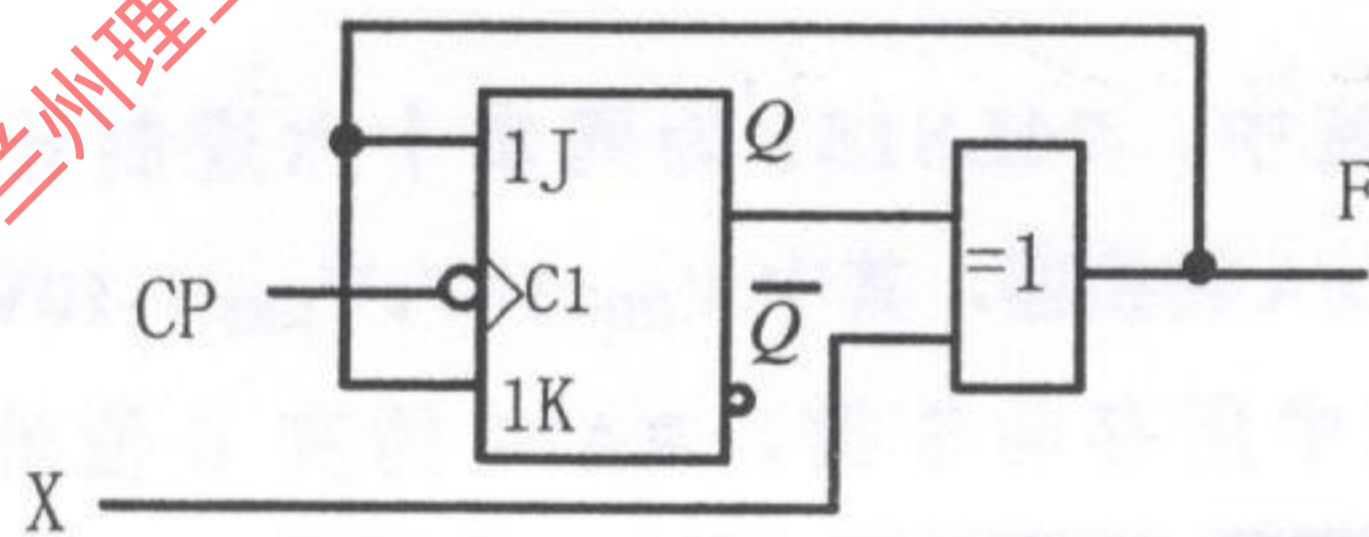
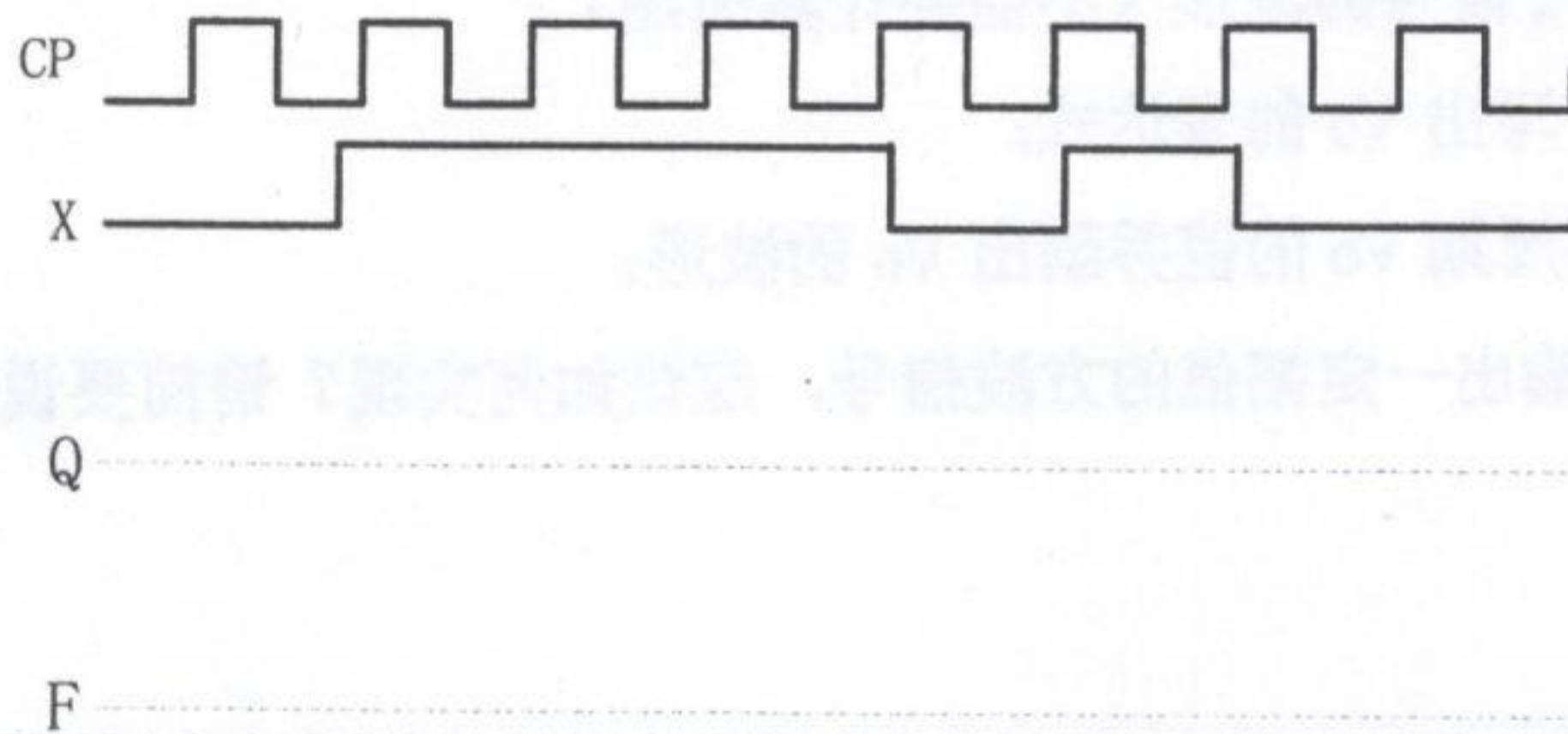


图 2.7



三、设计题 (本题 15 分)

3.1 请用译码器 74LS138 和适当的门电路设计一个一位二进制全加器。

四、综合题 (共 2 题, 30 分)

4.1 图 4.1 所示电路中, 已知 $\beta=100, R_S=0, R_L=\infty, U_{BE}=0.7V$, 设各电容的容量足够大。(本题 15 分)

- 1) 求静态时的 I_B, I_C, I_E, U_{CE} ;
- 2) 画出中频小信号等效电路;
- 3) 求中频电压增益;
- 4) 求电路的输入电阻。

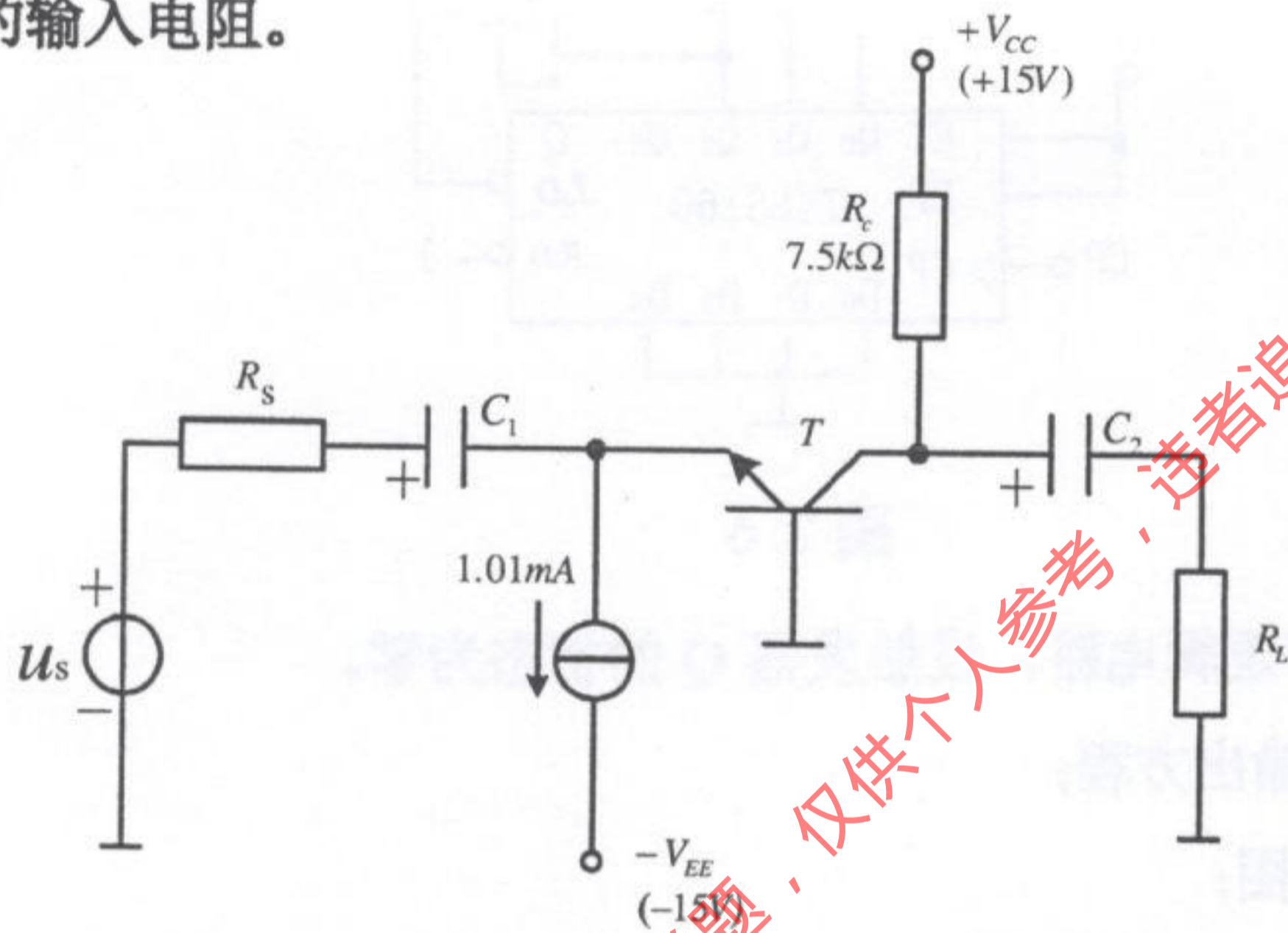


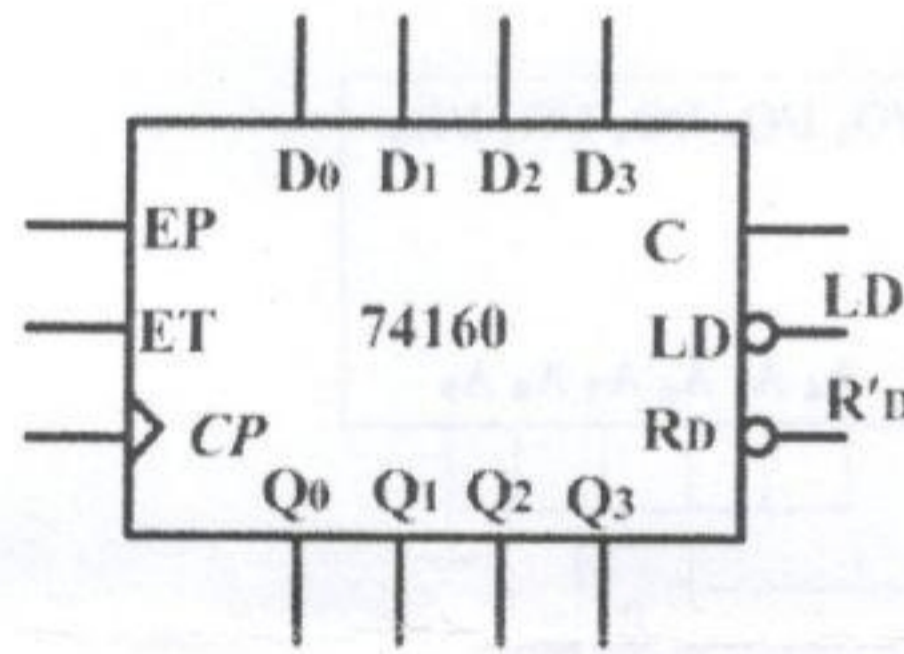
图 4.1

4.2 在图 4.2 所示电路中, 74LS161 为同步十六进制计数器; AD7520 是十位倒 T 形电阻网络 D/A 转换器, 其中 $V_{DD}=10V, V_{REF}=-10V$; 表 1 给出了 RAM 的 16 个地址单元中所存的数据, RAM 的高 6 位地址始终为 0, 低 4 位地址中的数据作为 AD7520 的输入。555 电路结构图见附录。

- 1) 请定性画出 V_A 信号的波形 (不需要计算周期);
- 2) 请分析电路, 写出 V_o 的表达式;
- 3) 计算一个循环周期 V_o 的值并画出 V_o 的波形;
- 4) 如果要从 V_o 输出一定幅值的方波信号, 应该如何实现? 请简要说明思路。

附 录:

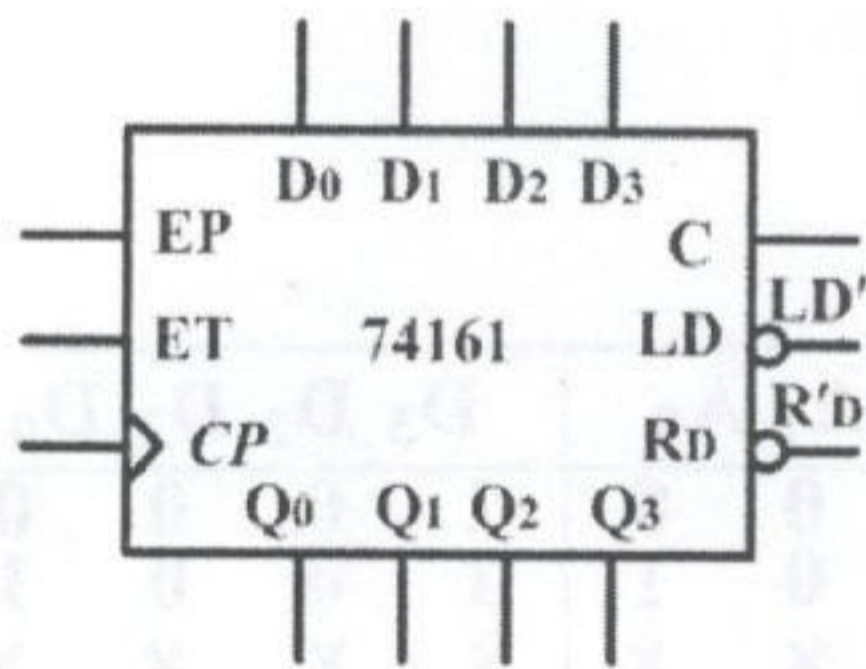
1. 74LS160 和 74LS161 功能表



(a) 逻辑图形符号

CP	R'd	LD'	EP	ET	输出端工作状态
X	0	X	X	X	清零(异步)
↑	1	0	X	X	预置数(同步)
↑	1	1	0	1	保持(包括C)
↑	1	1	X	0	保持(但C=0)
↑	1	1	1	1	计数

(b) 功能表



(a) 逻辑图形符号

CP	R'd	LD'	EP	ET	输出端工作状态
X	0	X	X	X	异步清零
↑	1	0	X	X	预置数(同步)
X	1	1	0	1	保持(包括C)
X	1	1	X	0	保持(但C=0)
↑	1	1	1	1	计数

(b) 功能表

2. 555 电路结构图

